# Đề cương ôn tập KTMT

1. ***Các thế hệ máy tính theo sự phát triển của công nghệ***
2. Thế hệ 1 (1943 - 1957)

* CN sử dụng: Đèn điện tử
* 20 thanh ghi, 10 bit
* 5000 phép cộng / giây
* Kiến trúc 5 thành phần: CU, ALU, bộ nhớ, thiết bị vào ra.
* Bộ nhớ 4096 từ: 40 bit/từ, ALU có 1 thanh ghi tích lũy 40 bit

1. Thế hệ 2 (1958 - 1964)

* CN sử dụng: Transistor
* Công nghệ điện tử (từ đèn điện tử -> bán dẫn)
* Xuất hiện ngôn ngữ lập trình bậc cao.

1. Thế hệ 3 (1965 - 1971)

* Mạch công nghệ điện tử
* Mạch tích hợp MSI, LSI
* Mạch in nhiều lớp
* Bộ nhớ bán dẫn thay thế bộ nhớ xuyến từ

1. Thế hệ 4 (1972 – đến nay)

* Công nghệ mạch tích hợp mật độ cao: *LSI*, *VLSI*
* Bộ xử lí chứa lệnh thực hiện và điều khiển chương trình.
* Bộ nhớ bán dẫn, bộ nhớ cache, bộ nhớ ảo.
* Kỹ thuật đường ống, xử lý song song

1. Khuynh hướng hiện đại

* Máy tính thông minh
* Ứng dụng trí tuệ nhân tạo.
* Giao diện thông minh
* Thế hệ các máy tính xử lý song song

1. ***Khái niệm kiến trúc máy tính và thành phần của kiến trúc máy tính***
2. KN: *Kiến trúc máy tính* là khoa học về lựa chọn và kết nối các thành phần phần cứng của máy tính để đạt được các yêu cầu:

* Hiệu năng / tốc độ : nhanh
* Chức năng : nhiều tính năng
* Giá cả : hợp lý.

1. Thàn phần của KTMT: *có 3 thành phần cơ bản*

* ***Kiến trúc tập lệnh***: Hình ảnh trừu tượng của máy tính ở mức ngôn ngữ máy (hợp ngữ). Gồm:
  + Tập lệnh
  + Các chế độ địa chỉ bộ nhớ
  + Các thanh ghi
  + Các khuôn dạng địa chỉ và dữ liệu
* ***Vi kiến trúc***: (tổ chức máy tính): Mô tả hệ thống ở mức thấp.
* ***Thiết kế hệ thống :*** Các thành phần phần cứng khác trong hệ thống tính toán.

<.....>

1. ***Thành phần cơ bản của tổ chức máy tính***

* Các thành phần cơ bản:

1. ***Bộ xử lý trung tâm (CPU)***

* Chức năng: Đọc lệnh từ bộ nhớ -> Giải mã và thực hiện lệnh
* Thành phần:
  + Bộ điều khiển (CU)
  + Bộ tính toán số học và logic (ALU)
  + Các thanh ghi (Registers)

1. ***Bộ nhớ trong (ROM + RAM)***

* Chức năng: Lưu trữ Lệnh + Dữ liệu cho CPU xử lý
* Thành phần:
  + ROM: Lưu trữ lệnh và dữ liệu của hệ thống
  + RAM: Lưu trữ lệnh và dữ liệu của hệ thống và người dùng
  + RAM cần duy trì nguồn để lưu trữ còn ROM thì KHÔNG cần

1. ***Tổ chức vào ra (Các thiết bị vào ra)***

* Thiết bị vào : nhập dữ liệu và điều khiển
* Thiết bị ra : kết xuất dữ liệu

1. ***Bus hệ thống (Bus A – address, Bus D – data, Bus C - control)***

* Là hệ thống đường dây kết nối CPU với các thành phần khác của máy tính.

<.....>

1. ***Trình bày cấu trúc bộ xử lý trung tâm(CPU)***

* Chức năng: Đọc lệnh và dữ liệu từ bộ nhớ -> Giải mã và thực hiện lệnh
* Cấu trúc:
* Khối điều khiển (CU) : nhận lệnh, giải mã và thi hành lệnh
* Khối số học và logic (ALU) : Thực hiện các phép tính số học, logic
* Các thanh ghi (Re) : Lưu trữ lệnh và dữ liệu cho hành động BXL trung tâm
  + IR : chứa lệnh hiện tại đang thực hiện
  + PC : Trỏ đến lệnh tiếp theo sẽ thực hiện
  + MAR *(Thanh ghi Địa chỉ bộ nhớ)* : Chứa địa chỉ ô nhớ CPU trao đổi
  + MBR *(Thanh ghi đệm dữ liệu)* : Chứa dữ liệu ô nhớ CPU sẽ trao đổi
  + A *(Thanh ghi tích lũy)* : Chứa toán hạng đầu vào và kết quả đầu ra.
  + FR *(flag Re)* : Chứa điều kiện và trạng thái CPU
  + Y, Z *(thanh ghi tạm)*

1. ***Phân biệt cấu trúc máy tính Von Neunman và Harvard***

|  |  |  |
| --- | --- | --- |
|  | **Von-Neunman** | **Harvard** |
| Cấu trúc | Bộ nhớ (ID) 🡨------BAS------🡪 CPU | Bộ nhớ (I) <BAS1>CPU <BAS2>Bộ nhớ (D) |
| Định nghĩa | Bộ nhớ ID cùng trên một 1 bộ nhớ | Bộ nhớ ID nằm trên 2 bộ nhớ khác nhau |
| Ứng dụng | Thiết bị di động, máy tính cá nhân, ... | Máy tính chuyên dụng |

***I(instruction): lệnh***

***D(data): dữ liệu***

1. ***Phân loại hai loại máy tính CISC và RISC***

|  |  |  |
| --- | --- | --- |
|  | **CISC** | **RISC** |
| Cấu tạo CU | FSM : máy trạng thái | Vi chương trình |
| SL lệnh trong tập lệnh | 80 – 100 lệnh | 250 – 300 lệnh |
| Tốc độ xử lý | Nhanh | Chậm |
| Độ phức tạp lập trình | Phức tạp | Đơn giản |
| Ứng dụng | Bộ vi điều kiển | PC |

1. ***Khái niệm lệnh và quy trình thực hiện lệnh***
2. Khái niệm

* Lệnh là một từ nhị phân
* Có một nhiệm vụ cụ thể, được lưu trữ trong bộ nhớ
* Lệnh được gửi đến CPU để thực hiện

1. Quy trình thực hiện lệnh

* CPU đọc lệnh từ Bộ nhớ
* CPU giải mã lệnh
* Lệnh được thực hiện
* Lấy dữ liệu trong bộ nhớ (MEM)
* Lưu kết quả vào bộ nhớ (nếu có)

1. ***Trình bày cấu trúc lệnh máy tính và các dạng toán hạng***
2. Cấu trúc lệnh máy tính: MÃ LỆNH – ĐỊA CHỈ TOÁN HẠNG
3. Các dạng toán hạng (*5 dạng*)
   1. Toán hạng 3 địa chỉ: opcode addr1, addr2, addr3
      * VD: ADD r1, r2, r3 (r1 + r2 -> r3)
   2. Toán hạng 2 địa chỉ: opcode addr1, addr2
      * VD: ADD r1, r2 (r1 + r2 -> r2)
   3. Toán hạng 1 địa chỉ: opcode addr1
      * VD: ADD r1 (r1 + ra -> r1); /// ra là địa chỉ thnah ghi tạm A (Accummulator)
   4. Toán hạng 1.5 địa chỉ: opcode addr1, addr2
      * VD: ADD M, r1 (M[A] + r1 -> r1)
      * Một địa chỉ tham chiếu đến ô nhớ, địa chỉ còn lại tham chiếu đến thanh ghi
   5. Toán hạng 0 địa chỉ: PUSH, POP,...
4. ***Trình bày kỹ thuật đường ống 5 giai đoạn. Tranh chấp dữ liệu là gì, cách khắc phục***

* Kỹ thuật đường ống 5 giai đoạn (*PIP-LINE*)
  + - Đọc lệnh từ bộ nhớ hoặc cache
    - Giải mã lệnh và đọc các toán hạng
    - Thực hiện lệnh (Tính điều kiện bộ nhớ nếu có)
    - Đọc ghi bộ nhớ, no-op nếu không truy cập bộ nhớ (MEM)
    - Ghi kết quả vào các thanh ghi
* Tranh chấp dữ liệu
  + - Bộ nhớ hỗ trợ một số truy nhập tại 1 thời điểm trong khi đó **pip-line** yêu cầu nhiều hơn truy nhập bộ nhớ dẫn đến xung đột
    - Giải pháp:
      * Thêm tài nguyên: nâng cao năng lực phục vụ tài nguyên
      * Memory/cache : hỗ trợ nhiều truy nhập / 1 thời điểm
      * Chia Cache: I cache, D cache

1. ***Trình bày hệ thống bộ nhớ phân cấp trong máy tính***

A diagram of a computer hardware system

Description automatically generated

* Hệ thống bộ nhớ
  + - **Các thanh ghi CPU**: dung lượng rất nhỏ, tốc độ truy nhập rất cao, giá thành đắt, dùng để lưu trữ toán hạng đầu vào và kết quả của lệnh
    - **Cache**: dung lượng tương đối nhỏ, tốc độ truy nhập cao, giá thành đắt, còn gọi là “Bộ nhớ thông minh”, dùng để lưu trữ lệnh và dữ liệu cho CPU.
    - **Bộ nhớ chính (ROM + RAM):** kích thước khá lớn (256MB-4G), tốc độ truy nhập chậm, giá thành rẻ, dùng để lưu trữ lệnh, dữ liệu của hệ thống và người dùng.
    - **Bộ nhớ thứ cấp, bộ nhớ ngoài**: dung lượng rất lớn, giá thành rẻ, tốc độ rất chậm, dùng để lưu trữ dữ liệu lâu dài dưới dạng files.

1. ***Trình bày tổ chức và hoạt động của IC nhớ***
2. ***Trình bày đặc điểm bộ nhớ ROM, ứng dụng bộ nhớ ROM, phân loại.***

* Đặc điểm:
  + - Là bộ nhớ chỉ đọc
    - Bộ nhớ ổn định: Không mất dữ liệu khi mất nguồn nuôi
    - Là bộ nhớ bán dẫn
* Ứng dụng: sử dụng để lữu trữ chương trình khởi động của máy tính
* Phân loại (5)
  + - *ROM nguyên thủy:* CT được nạp sẵn, không xóa được
    - *PROM*: ROM trắng và có thể lập trình được 1 lần
    - *EPROM*: ROM có thể lập trình và xóa được (xóa bằng tia cực tím), có thể nạp bằng điện
    - *EEPROM:* là PROM có thể xóa và ghi được thông tin bằng điện, ghi đc tt sd pm chuyên dụng
    - *Flash memory*: là 1 dạng EEPROM nhưng nhanh hơn, chỉ đọc/ghi theo khối.

1. ***Trình bày đặc điểm bộ nhớ RAM, ứng dụng bộ nhớ RAM, phân loại.***

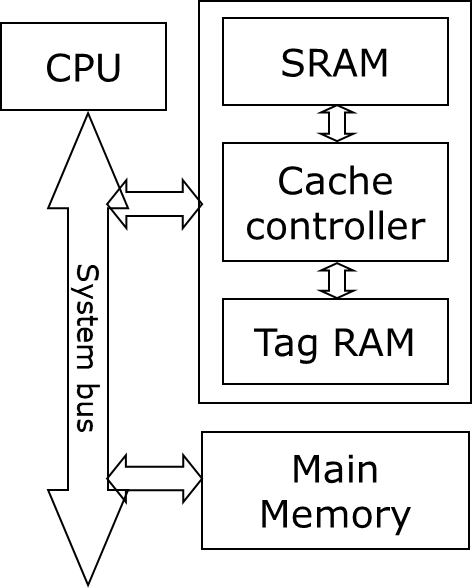
* Đặc điểm:
  + - Là bộ nhớ truy cập ngẫu nhiên
    - Bộ nhớ KHÔNG ổn định: Mất dữ liệu khi mất nguồn nuôi
    - Là bộ nhớ bán dẫn
* Ứng dụng: lưu thông tin của hệ thống và người dùng
* Phân loại:
  + - RAM tĩnh (SRAM): mỗi bit là 1 mạch lật flip-flop, thông tin ổn định không phải làm tươi định kỳ, nhanh và đắt hơn DRAM
    - RAM động (DRAM): mỗi bit dựa trên 1 tụ điện, thông tin KHÔNG ổn định và cần phải làm tươi định kì, chậm nhưng rẻ hơn SRAM.

1. ***Trình bày khái niệm và đặc điểm của bộ nhớ Cache***

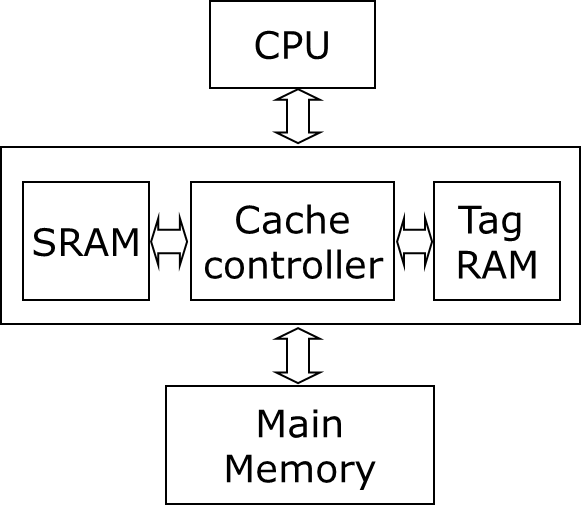
* Khái niệm: Cache đóng vai trò trung gian giữa Bộ nhớ chính và CPU giúp vận chuyển dữ liệu
* Đặc điểm:
  + - Dự đoán trước yêu cầu về lệnh và dữ liệu của CPU
    - Giảm thời gian truy nhập hệ thống
    - Nguyên lý hoạt động: Kề cận không gian + Lân cận thời gian

1. ***Trình bày 2 dạng kiến trúc Cache Look Aside và Look Through***

* ***Look Aside***

******

* + - Cache và BNC cùng kết nối với bus hệ thống
    - Cache và BNC cùng “thấy” chu kỳ bus của CPU tại cùng 1 thời điểm
    - Ưu: Miss nhanh, thiết kế đơn giản
    - Nhược: Hit chậm
* ***Look Through***

******

* + - Cache nằm giữa CPU và BNC.
    - Cache “thấy” chu kỳ bus của CPU trước sau đó chuyển chu kỳ bus cho bộ nhớ chính.
    - Ưu: Hit nhanh
    - Nhươc: miss chậm, thiết kế phức tạp, đắt tiền.

HIT: Dữ liệu có trong cache

MISS: Dữ liệu không có trong cache

1. ***Trình bày chính sách thay thế khối (lệnh, dữ liệu) của bộ nhớ Cache***
   * + Chính sách thay thế khối của bộ nhớ Cache xác định dòng Cache nào được chọn bị thay thế bởi các dòng khác trong bộ nhớ.
     + Các chính sách thay thế:
       - Ngẫu nhiên: Cài đặt đơn giản, miss cao.
       - Vào trước ra trước: Cài đặt phức tạp, miss thấp hơn Random nhưng vẫn còn cao.
       - Thay thế các dòng ít được sử dụng gần đây nhất.: Cài đặt phức tạp, miss thấp nhất.
2. ***Trình bày phương thức ghi dữ liệu trong bộ nhớ cache (khi hit và miss)***

* Khi HIT (mẩu tin cần ghi có trong cache)
  + - Ghi thẳng: mẩu tin được ghi thẳng ra cache và bộ nhớ chính đồng thời
    - Ghi trễ: mẩu tin trước hết được ghi ra cahce và dòng chứa mẩu tin được ghi ra bộ nhớ chính khi dòng đó bị thay thế.
* Khi MISS (mẩu tin cần ghi không có trong cache)
  + - Ghi có đọc lại: mẩu tin trước hết được ghi vào bộ nhớ chính, sau đó dòng chứa mẩu tin được đọc vào cache
    - Ghi không đọc lại: mẩu tin được ghi trực tiếp ra bộ nhớ chính.

1. ***Trình bày phương thức đọc dữ liệu trong bộ nhớ cache (khi hit và miss)***

* Khi HIT
  + - Mẩu tin được đọc từ Cache vào CPU
    - Bộ nhớ chính không tham gia
* Khi MISS
  + - Mẩu tin trước hết được đọc từ Bộ nhớ chính vào Cache
    - Sau đó chuyển từ Cache vào CPU.

1. ***Trình bày các tham số hiệu năng của bộ nhớ cache***

* HIT: là một sự kiện CPU truy nhập một mục tin có trong Cache
  + - Xác suất có một hit (H)
    - Hit cao ~ hiệu quả Cache cao
* MISS: là một sự kiện CPU truy nhập một mục tin KHÔNG có trong Cache
  + - Xác suất có một miss (1 – H)
    - Miss thấp ~ hiệu quả Cache cao
* Tính thời gian truy nhập trung bình

T = Tc \* H + (1-H) \* (Tc + Tm)

T = Tc + (1-H) \* Tm

T: thời gian truy nhập

Tc: Thời gian truy nhập Cache

Tm: Thời gian truy nhập Bộ nhớ.

1. ***RAID là gì ? Các kỹ thuật cơ bản tạo RAID***
   * + RAID là công nghệ chế tạo các thiết bị lưu trữ tiên tiến trên cơ sở các ổ đĩa dữ liệu
     + Các kỹ thuật cơ bản tạo RAID:
       - Tạo lát đĩa: chia dữ liệu thành các khối, mỗi khối ghi vào 1 đĩa độc lập (speed)
       - Soi gương đĩa: chia dữ liệu thành các khổi, mỗi khối ghi vào nhiều đĩa độc lập (safe)
2. ***Trình bày các loại RAID cơ bản: RAID 0, RAID 1, RAID 10, RAID 5, RAID 6.***

* RAID 0 (Lát đĩa)
  + - Đặc điểm: yêu cầu 2 đĩa đơn, sử dụng kỹ thuật tạo lát đĩa
    - Ưu điểm: nhanh, dung lượng RAID bằng tổng dung lượng các đĩa đơn
    - Nhược điểm: Độ an toàn chỉ bằng 1 đĩa đơn
* RAID 1 (Soi gương)
  + - Đặc điểm: yêu cầu 2 đĩa đơn, sử dụng kỹ thuật soi gương đĩa
    - Ưu điểm: An toàn cao do chứa nhiều bản copy ở nhiều đĩa khác
    - Nhược điểm: tốc độ + dung lượng tương đương 1 đĩa đơn
* RAID 10 (Lát đĩa + soi gương)
  + - Đặc điểm: yêu cầu 4 đĩa đơn, sử dung 2 kỹ thuật tạo RAID
    - Ưu điểm: An toàn cao + tốc độ truy nhập tỉ lệ với số đĩa của RAID
    - Nhược điểm: dung lượng chỉ bằng ½ tổng số đĩa, đắt tiền.
* RAID 5
  + - Đặc điểm:
      * Sử dụng 1 đĩa parity
      * Ghi truy cập vào các đĩa dữ liệu + đĩa parity
      * Đọc truy cập vào các đĩa dữ liệu
      * Khi dữ liệu bị mất, đọc các đĩa còn lại với đĩa parity để tính toán dữ liệu bị mất
* RAID 6
  + - Đặc điểm:
      * Sử dụng 2 đĩa parity
      * Đọc và ghi giống RAID 5
      * Có thể chịu được 2 lỗi. Ghi chậm hơn RAID 5.

1. ***Trình bày NAS và đặc điểm của NAS***
   * + NAS: là thiết bị lưu trữ chuyên dụng, được kết nối với các máy chủ qua mạng LAN, cung cấp các dịch vụ lưu trữ qua mạng
     + Đặc điểm:
       - Dựa trên nền tảng RAID có tốc độ cao, độ tin cậy cao, dung lượng lớn
       - Cung cấp dịch vụ lưu trữ cho hầu hết các loại máy chủ.
2. ***Trình bày SAN và đặc điểm của SAN***
   * + SAN: là thiết bị lưu trữ chuyên dụng, sử dụng chung và cung cấp lưu trữ cho các máy chủ.
     + Đặc điểm:
       - Cung cấp dịch vụ lưu trữ, kết nối với máy chủ qua gia diện FC hoặc mạng SAN
       - Tốc độ truy nhập rất cao, dung lượng lớn, độ an toàn cao.
3. ***Trình bày các thanh ghi của vi xử lý Intel 8086.***

* Thanh ghi đa năng:
  + - Thanh ghi 16 bit: AX, BX, CX, DX
    - Thanh ghi 8 bit: AH, AL, BH, BL, CH, CL, DH, DL
* Thanh ghi con trỏ và chỉ số:
  + - SP: con trỏ ngăn xếp, chứa địa chỉ đỉnh ngăn xếp
    - BP: con trỏ cơ sở, sử dụng với đoạn ngăn xếp
    - SI: thanh ghi chỉ số nguồn, chứa địa chỉ ô nhớ nguồn trong thao tác chuyển dữ liệu
    - DI: thanh ghi chỉ số đích, chứa địa chỉ ô nhớ đích trong thao tác chuyển dữ liệu.
* Các thanh ghi đoạn:
  + - CS: Thanh ghi đoạn mã, chứa địa chỉ bắt đầu đoạn mã.
    - DS: Thanh ghi dữ liệu, chứa địa chỉ bắt đầu đoạn dữ liệu
    - SS: Thanh ghi đoạn ngăn xếp, chứa địa chỉ đoạn bắt đầu ngăn xếp.
    - ES: Thanh ghi đoạn dữ liệu mở rông, chứa địa chỉ đoạn bắt đầu mở rộng.
* Con trỏ lệnh và thanh ghi cờ:
  + - IP: thanh ghi con trỏ lệnh, chứa địa chỉ lệnh tiếp theo sẽ thực hiện
    - FR(SR): thanh ghi cờ hoặc thanh ghi trạng thái.

1. ***Trình bày khuôn dạng lệnh của vi xử lí Intel 8086.***
2. ***Trình bày các nhóm lệnh hợp ngữ của vi xử lý Intel 8086***

* Vận chuyển dữ liệu
  + - PUSH, POP
* Số học
  + - Cộng, trừ: ADD, SUB
    - Nhân, chia: MUL, DIV
    - Tăng, giảm: INC, DEC
    - Cờ (FR): CF, ZF, SF
* Logic
  + - AND/OR/XOR/TEST: TEST(AND) nhưng không lưu kết quả vào đâu chỉ thay đổi GT cờ
    - NOT.
    - SHL/SHR: dịch bit sang trái/phải.
    - ROL/ROR: xoay bit toán hạng trang trái/phải
* Chuyển điều khiển
  + - JMP: rẽ nhánh vô điều kiện
    - JE, JA,JB,JC: rẽ nhánh có điều kiện
    - LOOP: lặp
    - PROC, RET, CALL: chương trình con.
* Xử lí bít: STI/CLI: thiết lập/ xóa bit
* Xử lí chuỗi:
  + - MOVESB/MOVESW: sao chép byte/word
* Các lệnh ngắt:
  + - MOV AH, <N> + INT 21H: ngắt tạm thời

1. ***Trình bày các chế độ định địa chỉ của vi xử lý Intel 8086 và cho ví dụ bằng lệnh hợp ngữ***
2. ***Hoạt động ngắt là gì và phân loại ngắt của VXL Intel 8086***
3. ***Trình bày quá trình xử lý ngắt của VXL Intel 8086***